

ARC SHIELDING METHOD IN DC GLOW DISCHARGE TREATMENT DEVICE AND DEVICE THEREOF

Patent Number: JP7233472
Publication date: 1995-09-05
Inventor(s): MATSUZAWA TADASHI
Applicant(s): NIPPON DENSHI KOGYO KK
Requested Patent: ☐ JP7233472
Application Number: JP19940049880 19940223
Priority Number(s):
IPC Classification: C23C14/34; H01J17/00; H02M9/04
EC Classification:
Equivalents: JP3191135B2

Abstract

PURPOSE: To suppress an adverse influence of arcs on object to be treated by shortening the breaking time and the resetting time.

CONSTITUTION: The DC voltage taken out via a smoothing circuit obtd. by a DC control section 1 is converted to AC (square waves) by an inverter switching section 3 and, thereafter, the AC is supplied via a boosting transformer 4, a current rectifier section 5, a discharge voltage detecting section 6 and a current transformer 7 to a treatment device body 12. The discharge voltage detection signal obtd. from the discharge voltage detecting section 6 arranged between the current rectifier section 5 and the treatment device body 12 is sent to a discharge voltage fall detecting circuit 8 including a differentiating circuit. The inverter control signal from an inverter control section 11 is supplied to the discharge voltage fall detecting circuit 8. The inverter control section 11 stops the operation of the inverter switch and breaks the power supply to the treatment device body in accordance with the arc detection signal obtd. as the output of the discharge voltage fall detecting circuit 8.

Data supplied from the esp@cenet database - I2

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平7-233472

(43) 公開日 平成7年(1995)9月5日

(51) Int.Cl. ⁹	識別記号	庁内整理番号	F I	技術表示箇所
C 2 3 C 14/34		T 8414-4K		
H 0 1 J 17/00				
H 0 2 M 9/04		C		

審査請求 未請求 請求項の数 2 F D (全 7 頁)

(21) 出願番号 特願平6-49880

(22) 出願日 平成6年(1994)2月23日

(71) 出願人 591055078

日本電子工業株式会社

東京都三田市下達部3丁目27番12号

(72) 発明者 松 沢 正

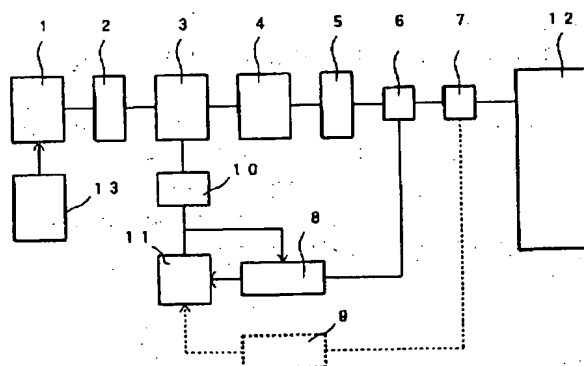
東京都武蔵村山市大南5-28-16

(54) 【発明の名称】 直流グロー放電処理装置におけるアーク遮断方法及び装置

(57) 【要約】

【目的】 遮断時間及び復帰時間を短くし、アークによる処理物への悪影響を抑えることのできるアーク遮断方法及び装置を提供する。

【構成】 直流制御部1で得られ平滑回路2を介して取り出された直流電圧はインバータスイッチング部3で交流(矩形波)に変換された後、昇圧トランス4、整流部5、放電電圧検出回路6及びカレントトランス7を介して処理装置本体12に供給される。整流部5と処理装置本体12との間に配置された放電電圧検出回路6から得られた放電電圧検出信号は、微分回路を含む放電電圧立ち下げ検出回路8へ送られる。放電電圧立ち下げ検出回路8には、インバータ制御部11からのインバータ制御信号が供給されている。放電電圧立ち下げ検出回路8の出力として得られるアーク検出信号に基づき、インバータ制御部11はインバータスイッチング部の動作を停止させ、処理装置本体への給電を遮断する。



1

【特許請求の範囲】

【請求項 1】 直流グロー放電処理装置におけるアーク放電遮断方法であって、放電電圧を検出した信号を微分することにより放電電圧の立ち下がりを検出し、検出した放電電圧の立ち下がりに基づいて直流放電処理装置への給電を停止することを特徴とするアーク遮断方法。

【請求項 2】 直流グロー放電処理装置における放電電圧を検出する放電電圧検出回路と、該放電電圧検出回路で得られた検出信号を微分する微分回路を含み、微分信号に基づいて放電電圧の立ち下がりを検出する立ち下がり検出回路と、該立ち下がり検出回路の出力信号に基づいて電源から直流グロー放電装置への給電を停止させる制御手段とを備えたことを特徴とする直流グロー放電処理装置におけるアーク遮断装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、直流グロー放電処理装置に関し、特に、アーク放電を短時間で遮断し安定したグロー放電に復帰させることの出来る方法及び装置に関するものである。

【0002】

【従来の技術】 直流グロー放電を用いてイオン窒化、プラズマ浸炭、プラズマ CVD、マグネトロンスパッタ蒸着、イオンビームスパッタ等を行なう直流グロー放電処理装置が広く用いられている。かかる装置には、直流電力の供給にあたり、直流電力を連続的に供給する方式と、直流電力を例えば数 kHz - 数 100 kHz 程度の周波数でパルス変調する方式とがある。供給電力の調整は、前者では電圧を変化させることにより行い、後者では電圧及び／又はパルスのデューティを変えることにより行う。

【0003】 この直流グロー放電処理装置において、陰極である処理物又はスパッタにおけるターゲットは、グロー放電に覆われる。この時処理物表面に汚れが存在したり、あるいは、マグネトロンスパッタ蒸着で特に酸化金属被膜のコーティング時にターゲット上に酸化金属被膜が形成されると、これらに起因するアーク放電が発生することがある。

【0004】 アーク放電が発生すると、一般的に処理物が損傷を受けるという大きな問題が発生するばかりでなく、酸化物・窒化物などの金属被膜コーティングを目的とした反応性マグネトロンスパッタ蒸着の場合には、反応プロセスが崩され、特に光学膜の場合は薄膜特性に大きな影響が出るし、蒸着速度が低下し処理時間が長くなるなどの影響も出る。

【0005】 そこで、放電電流を検出して適宜なスレシヨルドレベル（アーク判定レベル）と比較し、放電電流がスレシヨルドレベルを越えるとアーク放電と判断して直ちに直流電力の供給を遮断して放電を停止させ、所定時間経過後、電力の供給を再開しグロー放電による処理

2

の状態に復帰させる遮断方式が従来から採用されている。その再開の際、いきなり元の状態で給電を再開すると、再びアーク放電が起こりやすいので、供給電圧を徐々に上げ時間をかけて元の電圧に戻したり、あるいはパルスのデューティをゼロから徐々に元の状態に戻すいわゆるソフトスタートも採用されている。

【0006】 図 1 は、この従来のアーク判定レベル L に基づくアーク遮断とその後ソフトスタートにより復帰させた場合の放電電流波形の変化を示す。パルス変調による給電が行われている時に、A 点でアーク放電が発生し、放電電流が急上昇するが、放電電流がアーク判定レベル L を超えて若干経過した B 点（A 点からの時間遅れ Δt ）で給電が遮断されている。アーク設定レベル L を超えてから B 点までの遅れは、電源による素子の遮断遅れである。そして、B 点で遮断された後約 100 μsec 以上の遮断期間 C を置き、なおかつ電圧を徐々に上昇させ復帰期間 D の終りの時点でアーク検出される前の状態に戻さないと再びアーク放電に移行してしまう。

【0007】

【発明が解決しようとする課題】 上述したように、従来は、放電電流値をアーク判定レベルと比較し給電を遮断する方式が採用されているが、再開するまでの期間を短くするためには、 Δt を小さくすること、すなわち、給電の遮断をアーク発生後できる限り短時間でを行い、アークを大きく成長させないことが重要である。しかしながら、現在のところ、 Δt は最短でも 5~7 μsec 程度にしただけでなかった。この遅れは、アークと判定するまでの所要時間と判定してから給電を停止するまでの所要時間とに分けられるが、図 1 から分かるように、主にアーク判定までの時間に起因している。

【0008】 その理由を以下に説明する。アーク放電の際、放電電流は、インピーダンス及びアーク発生前の放電電圧にもよるが、変化率 $di/dt = 10 \sim \text{数} 10 \text{ アンペア} / \mu\text{sec}$ 程度の立ち上がりを示す。できるだけ短時間でアーク放電を検出するためには、アーク判定レベルを正常動作範囲のすぐ近くに設定すれば良いが、あまり近付けると、電源のリップルなどによりアーク放電でもないのに頻繁にアーク放電と判定してしまう。そこで、正常放電とアーク放電とを誤りなく区別するために、従来、アーク判定レベルは正常動作範囲での最大放電電流レベルより数割程度大きく設定している。この様な設定では、先に述べたように、アーク発生から最短でも 5~7 μsec 程度の遅れは避けられなかった。

【0009】 この遅れにより、給電停止直前のアーク電流は百数十 A 程度まで達してしまうが、プラズマ CVD では、コーティング中にこの程度のアーク放電が一度でも発生すると、コーティング表面に放電の痕跡が最後まで残ってしまい、大きな影響を受ける。またアーク放電は、放電と同時に陰極上のアーク発生点と陽極間でアークによるプラズマルートができるもので、ルート上にア

3

ーク電流に比例したイオン及び電子が集中する。一度発生したアークルートは無くなるのに「消イオン時間」を待たなければならず、なくなる前に給電を開始すると容易に再アークに発展してしまう。アーク発生から給電停止（遮断）までに最短でも5〜7 μsec 程度を要した従来は、再アークに発展するのを防ぐため、図1に示される遮断期間を数msec〜数100msec取り、復帰にも長時間かける必要があった。

【0010】反応性マグネトロンスパッタのようなプラズマによる反応性プロセスでは、この遮断時間及び復帰時間が特に大きな影響を与える。すなわち、正常にグロー放電が継続している間は放電による反応ガスの消費と供給がバランスしているが、グロー放電が停止されている遮断期間及び復帰期間の間は、反応ガスの消費と供給のバランスが崩れて反応ガス過剰となり、反応プロセスが崩れてしまう。そのためできる限り遮断期間及び復帰期間を短くしなければならないが、現状では遮断期間約100 μsec 以上、及び復帰期間180 μsec 以上が限界で、反応プロセスが崩れてしまうことは避けられなかった。

【0011】本発明は上述した点に鑑みてなされたもので、アーク発生から遮断までの時間を短縮することにより、遮断時間及び復帰時間を短くし、アークによる処理物への悪影響を大幅に抑えることのできるアーク遮断方法及び装置を提供することを目的としている。

【0012】

【課題を解決するための手段】 この目的を達成するため、本発明の方法は、直流グロー放電処理装置におけるアーク放電遮断方法であって、放電電圧を検出した信号を微分することにより放電電圧の立ち下がりを検出し、検出した放電電圧の立ち下がりに基づいて直流放電処理装置への給電を停止することを特徴としている。

【0013】

【作用】 本発明は、アーク放電発生と同時に生じる急激な放電電圧の立ち下がりを検出して給電停止を行なうため、アーク電流がアーク設定レベルに達してから遮断する方式と比べ、アーク電流が大きくなる前にアーク放電を検出遮断することができる。またアーク電流が大きく成長する前に遮断が行なえるためアークルートも形成されないで、極めて短い遮断期間で、しかも復帰期間を改めて取らずにアーク発生前の放電状態に戻しても再アークに移行せず復帰することができる。

【0014】

【実施例】 以下、図面を用いて本発明の一実施例を詳説する。図2は本発明を実施するための装置構成の一例を示す図である。図2において、1は商業電力を直流に変換する直流制御部で、平滑回路2を介して取り出された直流電圧はインバータスイッチング部3へ送られ、交流（矩形波）に変換された後、昇圧トランス4、整流部5、放電電圧検出回路6及びカレントトランス7を介し

4

て処理装置本体12に供給される。

【0015】直流制御部1は、サイリスタ及びダイオードで構成され、サイリスタの導通タイミングを制御するサイリスタ制御部13からの制御信号に基づき制御される。この結果、平滑回路2から得られる直流電圧 V_{dc} を、0Vから300V程度まで任意に設定することができる。

【0016】インバータスイッチング部3は、高速スイッチング素子（IGBT：絶縁ゲートバイポーラトランジスタ、MOSFET、SITなど）を4個又は複数個並列で4組使用したフルブリッジのインバータ方式が採用されている。インバータスイッチング部3とインバータ制御部11及びゲートドライブ10から構成されるインバータINVにより、平滑部2からの直流出力電圧は、繰り返し周波数 f が数Hz〜数100kHzでデューティ可変の高周波パルスに変換される。昇圧トランス4は、この高周波パルスを所定の振幅に昇圧する。イオン窒化、プラズマ浸炭、プラズマCVD、マグネトロンスパッタなどでは、例えば800〜1000V程度に選ばれる。

【0017】昇圧された高周波パルスは整流部5によって整流され、処理装置本体12へ供給される。整流部5と処理装置本体12との間に配置された放電電圧検出回路6から得られた放電電圧検出信号は、微分回路を含む放電電圧立ち下げ検出回路8へ送られる。この放電電圧立ち下げ検出回路8には、前記インバータ制御部11からのインバータ制御信号が供給されており、放電電圧立ち下げ検出回路8の出力信号は前記インバータ制御部11へ供給される。なお、カレントトランス7で検出された放電電流信号は、破線で示した従来からあるアーク判定比較回路9においてアーク判定レベルと比較される。そして、比較回路9の出力信号はインバータ制御部11へ送られる。

【0018】上記構成において、アーク放電が発生した場合の従来のアーク遮断方式と本発明の場合を比較説明する。従来からあるアーク遮断方式だけを動作させた場合、カレントトランス7で得られた放電電流検出信号をアーク判定比較回路9でアーク判定レベルと比較し、放電電流検出信号がアーク設定レベルを超えるとアーク判定比較回路9がアーク検出信号を発生して前記インバータ制御部11へ送り、アーク検出信号に基づきインバータの発振を停止させる。

【0019】図3は直流制御電圧200V、雰囲気ガス圧0.2 Torrで、最大放電電流100Aの装置を放電電流50Aで使用し、アーク判定比較回路9を用いて遮断した場合の放電電圧波形（a）、及び放電電流波形（b）を示す。Aは正常放電からアーク放電に移行した瞬間である。Lはアーク判定レベルを示す。放電は、アーク設定レベルLを超えて若干経過したB点で遮断されている。アーク設定レベルLを超えてからB点までの遅

5

れは、インバータ素子の遮断遅れである。

【0020】アーク設定レベルLは、使用放電ピーク電流値(100A)より当然高く設定しなければならない。しかし同じ放電電流でも負荷のインピーダンス変化(雰囲気ガス圧変化・温度変化等)により放電電流波形は大きく変化する。その放電電流波形変化を図4に示す。インピーダンスが高いと矩形波aに近づき、低インピーダンスになると尻上りな波形bとなるため、幅広いインピーダンス領域で処理を行う場合、この尻上りの波形にかからないようアーク判定レベルLを十分大きくしなければならない。

【0021】その他に判定レベルLを上げる要因として、前記したように、平滑回路2で除去できなかった直流リップル分がある。すなわち、リップルの高い時点では放電電流は多く流れようとするため、リップル分を考慮し正常波形でも遮断しないためにアーク判定レベルLも高く設定しなければならない。また放電電流を小さく設定して使用した場合、アーク判定レベルLとの開きは更に大きくなる。このようにアーク判定レベルは、負荷のインピーダンス・直流電圧リップル・出力レベルとの絡みで高めに設定せざるを得ず、アーク遮断遅れ及び大きなアーク電流を許容してしまう重要なポイントになっている。

【0022】図3の例ではアーク設定レベルLは170Aに設定され、遮断までの時間 Δt は5 μsec かかっている。この間のアーク電流の電流上昇率 $d i / d t$ は25A/ μsec であり、アーク電流の増加分 I_{arc} は、 $d i / d t * \Delta t = 25 * 5 = 125 \text{ A}$ に達した。

【0023】一方、放電電圧は図3(a)で示すようにアーク放電発生と同時にA点で急激に降下し、-220Vのアーク電圧 V_{arc} をアーク放電が遮断されるB点まで維持する。なお、通常、直流グロー放電処理装置では、処理装置本体を接地電位として陽極とし、被処理物(スパッタリングではターゲット)をカソードとして負の電圧(-V)を印加するので、図3(a)では上向きに-Vを取っている。そのため、上記電圧変化を降下と呼ぶ。このアーク放電により消耗したエネルギーを E_{arc} とすると、 E_{arc} は、 $E_{\text{arc}} = I_{\text{arc}} * V_{\text{arc}} * \Delta t / 2 = 125 * 220 * 5 / 2 = 69 \text{ mJ}$ であった。

【0024】本発明による回路は、上述した放電電圧の急激な降下に基づいてアーク放電を検出することが特徴である。すなわち、放電電圧検出回路6から得られる放電電圧検出信号(図5(a))は、放電電圧立ち下がり検出回路8に送られて微分処理を受ける。図5(b)は得られた微分処理により得られる立ち下がり検出信号を示している。放電電圧の急激な立ち下がり変化は、図5(b)の立ち下がり検出信号P1、P2から分かるように、アークが発生しない正常放電の場合のパルス終了時点(デューティの終り)とアーク発生時の2カ所ある。しかしながら、デューティの終りは放電休止期間である

6

ため、立ち下がり検出回路8は、インバータ制御部11からのインバータ制御信号(図5(c))に基づいて、放電休止期間内の立ち下がりが放電期間内の立ち下がりを判別することにより、放電期間内の立ち下がり検出信号P2をアーク発生と判断する。

【0025】この様にして、微分信号とインバータ制御信号に基づいて放電期間内に急激な立ち下がりを検出すると、立ち下がり検出回路8は検出信号P2をアーク検出信号としてインバータ制御回路11に送る。インバータ制御回路11は、このアーク検出信号に基づいてインバータの発振をそのパルス期間だけ停止させる。アーク放電電流は、上昇率 $d i / d t = 25 \text{ A} / \mu\text{sec}$ で成長していくのに対して、アーク放電に伴う放電電圧の立ち下がり数は数ナノ秒でアーク放電電圧 V_{arc} に達する程早い。そのため、アーク検出信号はアーク発生後極めて短時間にインバータ制御部11に送られることになり、図5(d)に示すように、アーク電流が大きく上昇する前に給電を遮断することができる。

【0026】遮断までの時間 Δt は、インバータ部のスイッチング素子のターンオフ時間で決まり、応答の速い素子を使用すればより短縮できる。素子にIGBTを使用した場合、 Δt は0.6 μsec であった。この場合のアーク放電による電流増加分 I_{arc} は、 $I_{\text{arc}} = d i / d t * \Delta t = 25 * 0.6 = 15 \text{ A}$ と非常に小さく、この時のアーク放電により消耗したエネルギー E_{arc} は、 $E_{\text{arc}} = I_{\text{arc}} * V_{\text{arc}} * \Delta t / 2 = 15 * 220 * 0.6 / 2 = 1 \text{ mJ}$ であった。従来のアーク設定レベルによるアーク遮断と比較してアーク放電エネルギーを69分の1と極端に小さくすることができた。

【0027】本発明では図5(d)で示すように、A点でアークが発生し即遮断が行われている。斜線部はアークが発生しなかった場合の正規の放電電流波形を示し、この間の放電が遮断されていることを示す。このように、アーク電流が大きく成長しないうちに遮断できるため、本発明では遮断時間を特に考慮しなくても良い程度に短縮できる。例えば、図5(d)に示されているように、アーク放電が発生したパルスのみ途中で遮断するだけで、次のパルスからは、アーク検出前のデューティ及び出力状態のままで放電することができる。図1のような特別な遮断期間Cを設けたり、電圧を徐々に上昇させるようなソフトスタートによる復帰期間Dを設けなくとも再アークに移行することなく放電を再開できるようにした。

【0028】ところで、本発明者は、 V_{arc} より若干高いスレシヨルドレベルを設定し、アーク発生時放電電圧がスレシヨルドレベルより低くなった場合に遮断を行う方式を試みた。通常のアーク放電電圧 V_{arc} は220~260V程度であり、概ねアーク発生を検出して遮断できたが、場合によっては500V近い V_{arc} のアーク放電が発生することもあり、レベル設定によってはアークを

7

検知できない場合が発生する。また、レベルを高くしすぎると、インピーダンス変化、電源リップルなどによりアークでない放電もアークと判断して遮断してしまう場合がある。

【0029】さらに、放電電圧の立ち上がり時は、放電電圧は当然0Vからスタートするためスレシヨルドレベル以下であるので、立ち上がり期間は遮断機能を停止させなければならない。また、遮断から再開する時に、スロースタートを行う場合も、その間スレシヨルドレベル以下の状態が続くため、遮断機能を停止させる必要がある。この様な放電開始の立ち上がり時であっても、アーク放電が発生することもあるが、放電電圧をスレシヨルドレベルと比較する方式では、実質的に対応不可能であった。

【0030】その点、放電電圧の立ち下がりに基づいてアーク放電を検出する本発明では、複雑な回路構成を必要とせず、放電開始の立ち上がり時においても、アーク放電に対する遮断を常に迅速に行うことが可能である。

【0031】なお、上記実施例では直流電力を数kHz～数100kHzでパルス変調して供給したが、それに限らず、直流電力を連続的に供給する方式に採用することが可能である。

【0032】

【発明の効果】 以上詳述したように、本発明では、負荷インピーダンス・直流電圧リップル等の影響を受けず、また、複雑な回路構成及び設定を要しないでアーク放電を即座に遮断することができるため、アーク放電エネルギーを極力小さく抑え、遮断期間・復帰期間を極端に短くまたは無くすることができるようになった。それによ

8

*り、安定な放電を維持することが可能で、プラズマ窒化・プラズマCVD等の処理物への悪影響を受けず、反応性マグネトロンスパッタのような反応性プロセスでも、アーク放電による大きな影響を受けないで処理が行えるようになった。

【図面の簡単な説明】

【図1】 従来のアーク判定レベルLによるアーク遮断後のスロースタートによる復帰制御の放電電流波形を示す図である。

【図2】 本発明を実施するための装置構成の一例を示す図である。

【図3】 図2の実施例でアーク判定比較回路9を用いて遮断した場合の放電電圧波形及び放電電流波形を示す図である。

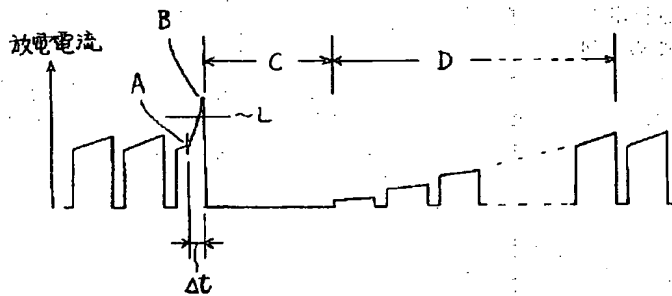
【図4】 負荷のインピーダンス変化による放電電流波形の変化を示す図である。

【図5】 放電電圧検出回路6を用いて遮断する場合の動作説明のための波形図である。

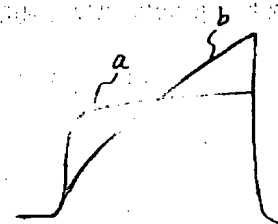
【符号の説明】

- 1 直流制御部
- 2 平滑回路
- 3 インバータスイッチング部
- 4 昇圧トランス
- 5 整流部
- 6 放電電圧検出回路
- 8 放電電圧立ち下げ検出回路
- 11 インバータ制御部
- 12 処理装置本体
- 13 サイリスタ

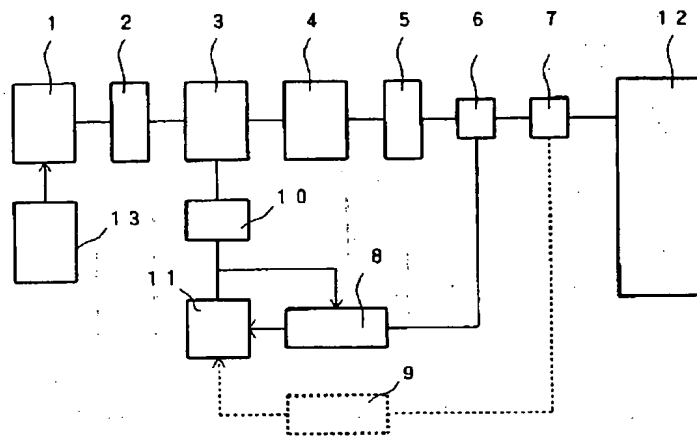
【図1】



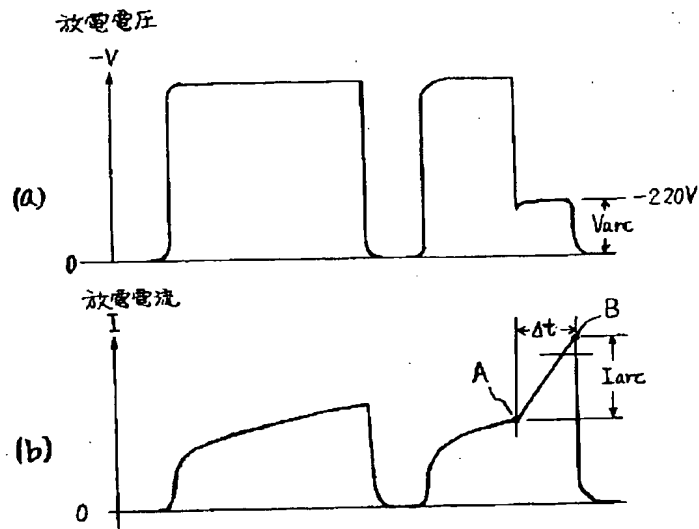
【図4】



【図 2】



【図 3】



【図5】

